



教授 浅川 毅

Professor
Takeshi ASAKAWA

Test method for VLSI

Keyword : VLSI, Testing, Processor

マイクロプロセッサやメモリに代表される VLSI は半導体製造技術に伴い進化し続けている。そして現在では多くの機能を実装し高速で動作する多品種の VLSI が開発・製造されている。しかし、VLSI のテストでは全ての機能や構成要素をテストする必要があるため、VLSI の複雑化はテスト時間の増大を招き VLSI 製造コストを押し上げている現状にある。この課題を解決するために我々は VLSI のテスト手法に関する研究を行っている。特に、VLSI に印加するテストパターンや省電力テストの面に注目している。昨年度は「機能テスト向け高速プロセッサのアーキテクチャ」を提案し、タイミングに関して自由度の高いテストパターンを高速に生成するプロセッサを開発した。本年度はこの技術を発展させてタイミングテストや電流テストに対応する。

VLSI has become faster and more complex with advances in semiconductor manufacturing technology. However, there is a need for a very long time for LSI test for that reason. We are doing research on the test method of VLSI to solve this problem. In particular, We are focused on low power consumption test and test pattern generation method. We propose the "architecture of functional testing for high-speed processor", then, we have developed a processor for implementing flexible timing at high speed. The next step is to adapt to the timing and current testing of these techniques.

