

研究テーマ



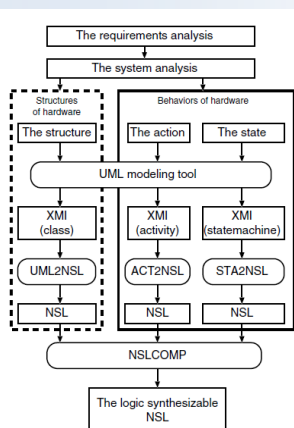
教授 清水 尚彦
 Professor
 Naohiko SHIMIZU

VLSI Architecture and Design Method

Keyword : VLSI, VLSI Design, VLSI Architecture

ムーアの法則に従い半導体の集積度は指数的に向上してきた。しかしながら、VLSI の設計手法は旧態依然としており、設計の危機が叫ばれて久しい。デジタル回路の設計において、ハイレベル言語 (HLL) と呼ばれる言語体系での設計も進みつつあるが、いまだハードウェアの並列性を引き出す設計手法が確立しているとはいえない。VLSI のアーキテクチャを適切に表現可能なモデル言語の提案とモデルコンパイラの開発は急務であり、その第一歩としてソフトウェアのモデリングで用いられる UML を VLSI 設計への適用を行った。この技術を発展させ、ハードウェアに適切なプロファイルを構築し、かつ、そのプロファイルを適切にコンパイルするモデルコンパイラを研究開発する。

The number of transistors on a semiconductor chip has been increasing exponentially with Moore's law. The design method of VLSI was not able to overtake the progress, and there is a great risk on VLSI design. The parallel nature of hardware implies design difficulty even with HLL. We need more sophisticated modeling methodologies and model compilers which can represent the hardware parallel algorithms. For the first step for this direction, we developed UML based modeling method and model compiler for digital circuits. We will extend the work to have more sophisticated hardware profile for UML and the model compiler.



Activity Dialog



FPGA	CELLS	FREQ
EP2C20	391	147.46[MHz]
XC3S200	417	94.97[MHz]

```

    1: 200701_04_02_001 [200701_04_02_001]
    2: 200701_04_02_002 [200701_04_02_002]
    3: 200701_04_02_003 [200701_04_02_003]
    4: 200701_04_02_004 [200701_04_02_004]
    5: 200701_04_02_005 [200701_04_02_005]
    6: 200701_04_02_006 [200701_04_02_006]
    7: 200701_04_02_007 [200701_04_02_007]
    8: 200701_04_02_008 [200701_04_02_008]
    9: 200701_04_02_009 [200701_04_02_009]
    10: 200701_04_02_010 [200701_04_02_010]
    11: 200701_04_02_011 [200701_04_02_011]
    12: 200701_04_02_012 [200701_04_02_012]
    13: 200701_04_02_013 [200701_04_02_013]
    14: 200701_04_02_014 [200701_04_02_014]
    15: 200701_04_02_015 [200701_04_02_015]
    16: 200701_04_02_016 [200701_04_02_016]
    17: 200701_04_02_017 [200701_04_02_017]
    18: 200701_04_02_018 [200701_04_02_018]
    19: 200701_04_02_019 [200701_04_02_019]
    20: 200701_04_02_020 [200701_04_02_020]
    
```

