

ニューロンMOS を活用した

知的情報処理集積回路の設計



Design of intelligent integrated circuits using neuron MOS transistor

准教授 福原 雅朗

Associate Prof.

Masaaki FUKUHARA

Keyword: IC (Integrated Circuit), neuron MOS transistor, CMOS (Complementary Metal Oxide Semiconductor) circuits, FPGA (Field Programmable Gate Array), variable logic circuit, Associative Memory, CAM (Content Addressable Memory), ML (Machine Learning), CBM (Chaotic Boltzmann Machine)

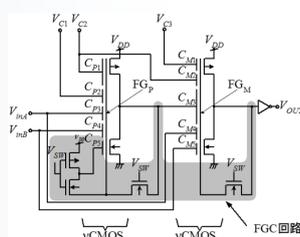
当研究室では、近年の情報通信技術の基盤と言える CMOS 集積回路に焦点をあて、トランジスタレベルの視点から様々な知的情報処理システムの実現を目指し、主に3つのテーマを掲げて回路設計・研究活動に取り組んでいる。

- (1) しきい値可変特性を持つニューロン MOS を活用した可変論理回路を新規提案し、これを論理要素とした低電力型 FPGA チップの実現、
- (2) ハイブリッドダイナミカルシステムの一つである CMOS 疑似ビリヤード制御回路を新規提案し、機械学習システムの一つであるカオスボルツマンマシンの CMOS ハードウェア実装、
- (3) ニューロン MOS による CAM (Content Addressable Memory: 内容照合メモリ) を活用した、曖昧さを含む柔軟な高速検索システムの構築。

In this laboratory, we aim to realize intelligent CMOS integrated circuit systems, and we have been studying three themes:

1. to fabricate a low power FPGA chip by using a variable logic circuit with neuron CMOS transistor, which has variable threshold characteristics, instead of a LUT (Look-Up Table) circuit,
2. hardware implementation of CBM (Chaotic Boltzmann Machine), which is one of Machine Learning Systems, by ordinary CMOS integrated process, and
3. to construct a fuzzy and high-speed data search system by using a Hamming distance search CAM (Content Addressable Memory) with neuron CMOS transistors.

※研究風景や写真、研究に関する図等



左上：集積回路設計用の CAD ツール利用風景
左下：当研究室で設計したテスト IC チップ
中央上：可変論理回路の回路図
中央下：可変論理回路の入出力波形(simulation)
右上：2019 年度福原研究室所属の院生・卒研生